



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **05066386 A**(43) Date of publication of application: **19.03.93**

(51) Int. Cl.

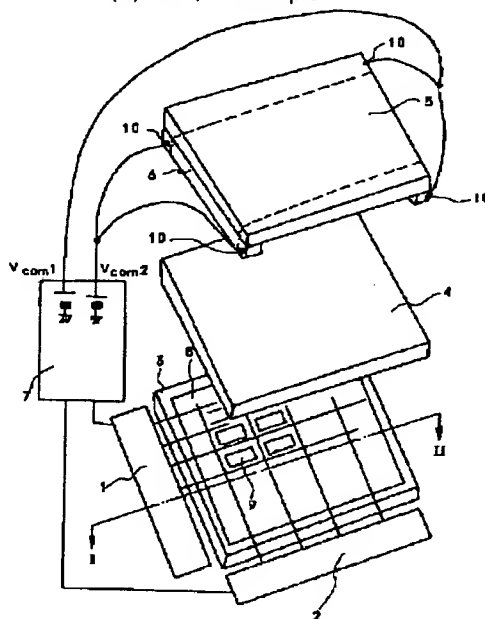
**G02F 1/133**(21) Application number: **03227845**(22) Date of filing: **09.09.91**(71) Applicant: **HITACHI LTD**(72) Inventor: **ONO KIKUO  
SASAKI TORU****(54) METHOD FOR DRIVING LIQUID CRYSTAL  
DISPLAY DEVICE****(57) Abstract:**

**PURPOSE:** To reduce flicker or an after image and to improve display quality by impressing a voltage near a common voltage minimizing the flicker different from the liquid crystal cells of respective coordinates, in an active matrix type liquid crystal display device using a thin film transistor (TFT).

**CONSTITUTION:** A common electrode 6 for impressing the common voltage  $V_{com}$  on a liquid crystal layer 4 is formed on opposed glass substrates 5. In order to connect to the outside, the common voltage  $V_{com}$  is supplied to the electrode 6 from a power source circuit 7 through connecting terminals 10. For example, the terminals 10 are formed at four corners of the substrate and the common voltages  $V_{com1}$  of two terminals near a gate driving circuit 1 among four terminals 10 and the common voltage  $V_{com2}$  of two other terminals are different. Then,  $V_{com1} < V_{com2}$  is attained. By impressing the voltage so as to change the value of the common voltage  $V_{com}$  along a gate line according to a position, the voltage near the common voltage minimizing the

flicker on a screen is given from the outside.

COPYRIGHT: (C)1993,JPO&amp;Japio



(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-66386

(43)公開日 平成5年(1993)3月19日

(51)Int.Cl.<sup>5</sup>

G 0 2 F 1/133

識別記号

5 5 0

庁内整理番号

7820-2K

F I

技術表示箇所

審査請求 未請求 請求項の数5(全 9 頁)

(21)出願番号

特願平3-227845

(22)出願日

平成3年(1991)9月9日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 小野 記久雄

茨城県日立市久慈町4026番地 株式会社日

立製作所日立研究所内

(72)発明者 佐々木 亨

茨城県日立市久慈町4026番地 株式会社日

立製作所日立研究所内

(74)代理人 弁理士 高田 幸彦

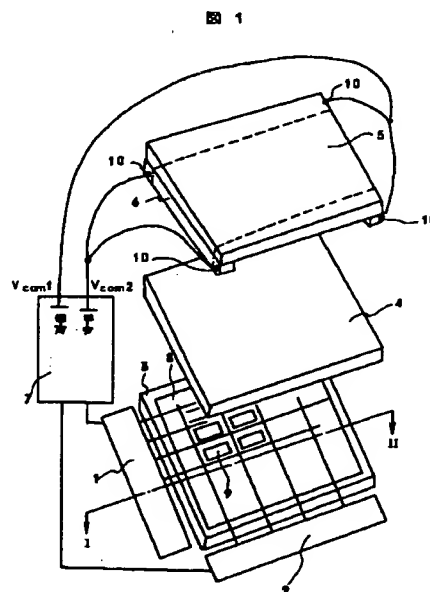
(54)【発明の名称】 液晶表示装置の駆動方法

(57)【要約】

【目的】 薄膜トランジスタを用いたアクティブマトリクス型液晶表示装置において、フリッカや残像の少なく表示品質のすぐれた液晶表示装置の駆動方法を提供する。

【構成】 共通電極に印加される共通電圧に対し、基板上の座標によって異なる電圧あるいは勾配を持った電圧を印加する。

【構成】 各座標の液晶セルで異なるフリッカを最小にする共通電圧に近い電圧が印加されるので、フリッカや残像を著しく低減できる。



## 【特許請求の範囲】

【請求項1】 薄膜トランジスタをスイッチング素子として形成した第1のガラス基板、前記第1のガラス基板の対向する位置に共通電圧を供給される第2のガラス基板、前記第1及び第2の間隙に液晶を封入し、前記薄膜トランジスタのゲートに電圧を供給する駆動回路を有する液晶表示装置において、前記第2の基板に印加される共通電圧が基板上の座標に応じて異なる2つ以上の電圧を持つことを特徴とする液晶表示装置の駆動方法。

【請求項2】 薄膜トランジスタをスイッチング素子として形成した第1のガラス基板、前記第1のガラス基板の対向する位置に共通電圧を供給される第2のガラス基板、前記第1及び第2の間隙に液晶を封入し、前記薄膜トランジスタのゲートに電圧を供給する駆動回路を有する液晶表示装置において、前記第2の基板に印加される共通電圧が基板上で電圧勾配を持つことを特徴とする液晶表示装置の駆動方法。

【請求項3】 請求項1において、4辺を有する第1のガラス基板の1辺に前記薄膜トランジスタのゲートに電圧を供給する駆動回路を有する液晶表示装置において、前記駆動回路が接続された前記第1のガラス基板の1辺からゲート配線にそった第1のガラス基板の中心に向い、液晶に印加される共通電圧が階段状に増加していることを特徴とする液晶表示装置の駆動方法。

【請求項4】 請求項2において、4辺を有する第1のガラス基板の1辺に前記薄膜トランジスタのゲートに電圧を供給する駆動回路を有する液晶表示装置において、前記駆動回路が接続された前記第1のガラス基板の1辺からゲート配線にそった第1のガラス基板の中心に向い、液晶に印加される共通電圧が電圧勾配を持っていることを特徴とする液晶表示装置の駆動方法。

【請求項5】 請求項1又は2において、4辺を有する第1のガラス基板の1辺に前記薄膜トランジスタのゲートに電圧を供給する駆動回路を有する液晶表示装置において、前記駆動回路が接続された前記第1のガラス基板の対向する2辺からゲート配線にそった第1のガラス基板の中心に印加される共通電圧が他の部分の共通電圧より高いことを特徴とする液晶表示装置の駆動方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、液晶表示装置、例えば、TFT（薄膜トランジスタ）を用いて液晶を駆動するアクティブマトリクス構成の液晶表示装置に利用して有効な技術に関するものである。

## 【0002】

【従来の技術】 TFTアクティブマトリクス構成の液晶表示装置の共通電圧の駆動方法に関しては、例えば、日経BP社編 1990年11月26日発行、フラットパネル・ディスプレイ、項80-87がある。この例では共通電圧 $V_{com}$ は基板内で一定の直流電圧を用いている。

## 【0003】

【発明が解決しようとする課題】 TFT液晶表示装置は、小型低消費電力のディスプレイ装置として、主としてマイクロコンピュータにおけるモニター等に用いられている。このような用途としてのアクティブマトリクス液晶表示装置の表示品質上の問題点として、画面のちらつきであるフリッカや画像を切り替えた時に発生する残像がある。特に、対角10インチ以上のTFT液晶表示装置において、従来の共通電圧を一定とした駆動方法ではフリッカが大きく、実用上の問題が判明した。

【0004】 図7は発明者が測定した液晶表示装置の中でTFTが形成されたガラス基板の構成図を示す。同図で液晶表示部8はマトリクス上に配置された複数の液晶セル（LC）に対して、それぞれTFTを設け、このTFTのスイッチング動作により各液晶を駆動するようにしたものである。ここで、横方向に並んだTFTの各ゲートから共通に引き出した電極であるゲートラインに対しては基板の1辺に接続されたゲート駆動回路1よりゲート電圧を供給する。一方、縦方向に並んだTFTの各ドレインから共通に引き出した電極であるドレインラインに対してもデータ駆動回路2からドレイン電圧を供給する。一方、液晶セル上には例えばTwisted Nematic型の液晶層4が第2の対向ガラス基板5との間隙に封入されている。対向ガラス基板5には液晶層4に共通電圧 $V_{com}$ を印加する透明電極で形成された共通電極6が形成され、共通電極6は外部との接続をとるために、接続端子10を通じて電源回路7より $V_{com}$ が供給されている。接続端子10は基板の四角に形成されている。

【0005】 図8は図7の液晶表示部8でゲート駆動回路からゲートライン上にそった各画素でフリッカを最小にする対向ガラス基板に印加される共通電圧 $V_{com}$ の値を示す。液晶表示装置は対角10インチであり、測定は各測定点で透過率が50%のドレイン電圧を印加した表示モードである。図8より各液晶セルでフリッカを最小にする $V_{com}$ の値は異なり、ゲート駆動回路の接続された位置より画面中央に向かって増加することがわかった。このことより、従来の駆動方法を用いた場合、この駆動方法では一定の $V_{com}$ しか与えられないので、画面中央をフリッカ最小にする $V_{com}$ を与えた場合、ゲート駆動回路1に近い液晶セルではフリッカが大きいと言う問題が生じる。

【0006】 本発明の目的は、上記のフリッカや残像を解決する液晶表示装置の駆動方法を提供することにある。

## 【0007】

【課題を解決するための手段】 本発明の目的は、対向ガラス基板に印加される共通電圧 $V_{com}$ をゲート駆動回路の接続された1辺からゲートラインに沿う位置によって異なる電圧を印加することにより達成される。

## 【0008】

【作用】本発明の目的については、ゲートラインに沿って共通電圧の値を位置によって変えるように印加することにより、画面上でフリッカを最小にする共通電圧に近い電圧が外部より与えられるために、画面全領域でフリッカや残像が少ない良好な表示性能を持つ液晶表示装置が供給できる。

【0009】

【実施例】以下、本発明の実施例について、図面を用いて説明する。

【0010】図1は本発明の駆動法を用いたアクティブマトリクス型の液晶表示装置の組立て概略図の一実施例を示したものである。

【0011】同図で、液晶表示部8はマトリクス上に配置された複数の液晶セル(LC)9に対して、それぞれTFTを設け、このTFTのスイッチング動作により各液晶を駆動するようにしたものであり、これは第1のTFTガラス基板3上に形成されている。ここで、横方向に並んだTFTの各ゲートから共通に引き出した電極であるゲートラインに対しては基板の一边に接続されたゲート駆動回路1よりゲート電圧を供給する。一方、縦方向に並んだTFTの各ドレインから共通に引き出した電極であるドレインラインに対してもデータ駆動回路2からドレイン電圧を供給する。一方、液晶セル上には例えばTwisted Nematic型の液晶層4が第2の対向ガラス基板5との間隙に封入されている。対向ガラス基板5には液晶層4に共通電圧 $V_{com}$ を印加する透明電極で形成された共通電極6が形成され、共通電極6は外部との接続をとるために、接続端子10を通じて電源回路7より $V_{com}$ が供給されている。本実施例では、接続端子10は基板の四角に形成されている。本実施例の特徴は、前記4つの接続端子の内、ゲート駆動回路1に近い2つの端子の共通電圧 $V_{com1}$ と他の2つの端子の共通電圧 $V_{com2}$ が異なることである。電圧の大小関係は $V_{com1} < V_{com2}$ となる。

【0012】次に図2を用いて、第1の実施例の動作を説明する。図2は本発明の一実施例に係る共通電圧の駆動波形であり、ゲート駆動回路1から液晶表示装置の中央を通過する線上(図1のI-II線上)で、ゲートラインに沿って測定した各液晶セルの位置でフリッカを最小にする共通電圧と本実施例のより提案された共通電圧の値を比較したものであり、実線が各液晶セル位置でフリッカを最小にする電圧の測定値、破線は本実施例の方法で供給された共通電圧 $V_{com}$ である。本実施例では外部より共通電圧 $V_{com1}$ と $V_{com2}$ が印加されているので、共通電極上では電圧勾配を持つので、フリッカを最小にする電圧に近い電圧が印加され、従来の技術で用いた直流電圧に比べて液晶表示装置のフリッカや残像を低減できるという効果がある。

【0013】図3は本発明の駆動法を用いたアクティブマトリクス型の液晶表示装置の組立て概略図の第2の実

施例を示したものである。本発明では、接続端子10は基板の四角に加えて、新たにゲート駆動回路1が接続された1辺と直行する辺の中央に接続端子が形成されている。この新たな2つの端子には共通電圧 $V_{com2}$ が印加されており、電圧の大小関係は $V_{com1} < V_{com2}$ となる。

【0014】次に図4を用いて、第2の実施例の動作を説明する。図4は本発明の一実施例に係る共通電圧の駆動波形であり、ゲート駆動回路1から液晶表示装置の中央を通過する線上(図3のI-II線上)で、ゲートラインに沿って測定した各液晶セルの位置でフリッカを最小にする共通電圧と本実施例のより提案された共通電圧の値を比較したものであり、実線が各液晶セル位置でフリッカを最小にする電圧の測定値、破線は本実施例の方法で供給された共通電圧 $V_{com}$ である。本実施例では第1の実施例に比べて接続端子が増加すると言う問題があるが、画面中央部に $V_{com2}$ の電圧が印加されているので、駆動回路1の接続された基板の一边と画面中央の間に電圧勾配を持ち、実施例1よりもフリッカを最小にする電圧に近い電圧が印加され、液晶表示装置のフリッカや残像を低減できるという効果がある。図5は本発明の駆動法を用いたアクティブマトリクス型の液晶表示装置の組立て概略図の第3の実施例を示したものである。対向ガラス基板5には液晶層4に共通電圧 $V_{com}$ を印加する透明電極で形成された共通電極6が形成されているが、共通電極はドレインライン方向にスリットが2本形成され、分離された各共通電極6には外部との接続をとるために、接続端子10を通じて電源回路7より $V_{com}$ が供給されている。本実施例では、接続端子10は各共通電極に接続され、それぞれ異なった3つの共通電圧が印加され、電圧の大小関係は $V_{com1} < V_{com2} < V_{com3}$ となる。

【0015】次に図6を用いて、第3の実施例の動作を説明する。図6は本発明の一実施例に係る共通電圧の駆動波形であり、ゲート駆動回路1から液晶表示装置の中央を通過する線上(図5のI-II線上)で、ゲートラインに沿って測定した各液晶セルの位置でフリッカを最小にする共通電圧と本実施例のより提案された共通電圧の値を比較したものであり、実線が各液晶セル位置でフリッカを最小にする電圧の測定値、破線は本実施例の方法で供給された共通電圧 $V_{com}$ である。本実施例では第1及び第2の実施例に比べてスリットを形成する工程が増加すると言う問題があるが、液晶抵抗が高いために、共通電極に電流が流れず消費電力が少ないと言う新たな効果が生まれる上に、ゲートラインに沿って階段上の共通電圧が印加できるので、フリッカを最小にする電圧に近い電圧が印加され、液晶表示装置のフリッカや残像を低減できるという効果がある。

【0016】

【発明の効果】本発明によれば、液晶表示装置の表示品質上問題となるフリッカや残像を低減する共通電圧を容易に提供できるので、表示品質のすぐれた液晶表示装置

を提供できる。

【図面の簡単な説明】

【図1】 本発明の一実施例に係る液晶表示装置の組立図である。

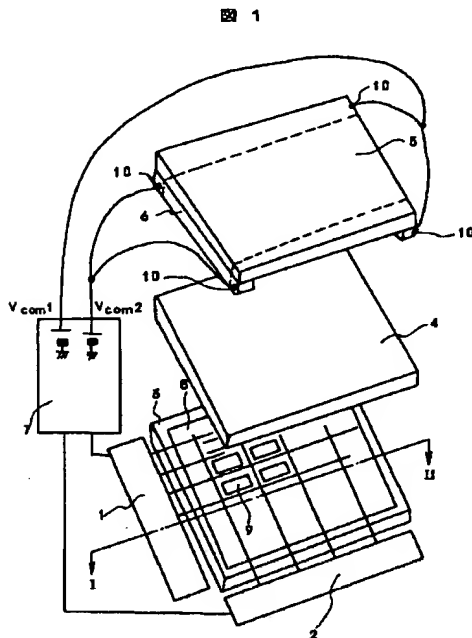
【図2】 本発明の一実施例に係る共通電圧波形を示す図である。

【図3】 本発明の一実施例に係る液晶表示装置の組立図である。

【図4】 本発明の一実施例に係る共通電圧波形を示す図である。

【図5】 本発明の一実施例に係る液晶表示装置の組立図

【図1】



である。

【図6】 本発明の一実施例に係る共通電圧波形を示す図である。

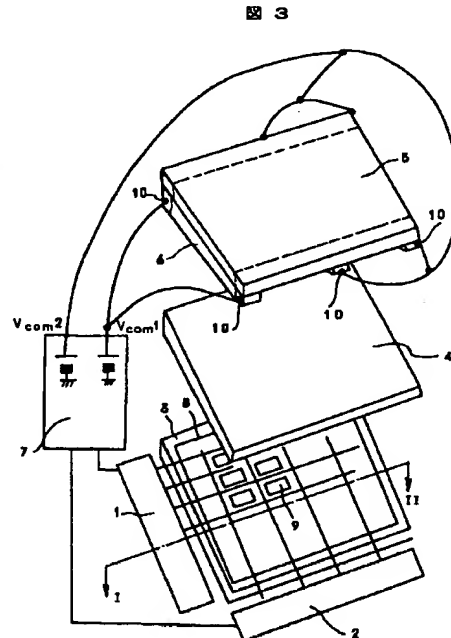
【図7】 従来の液晶表示装置の組立図である。

【図8】 従来の方法における共通電圧波形を示す図である。

【符号の説明】

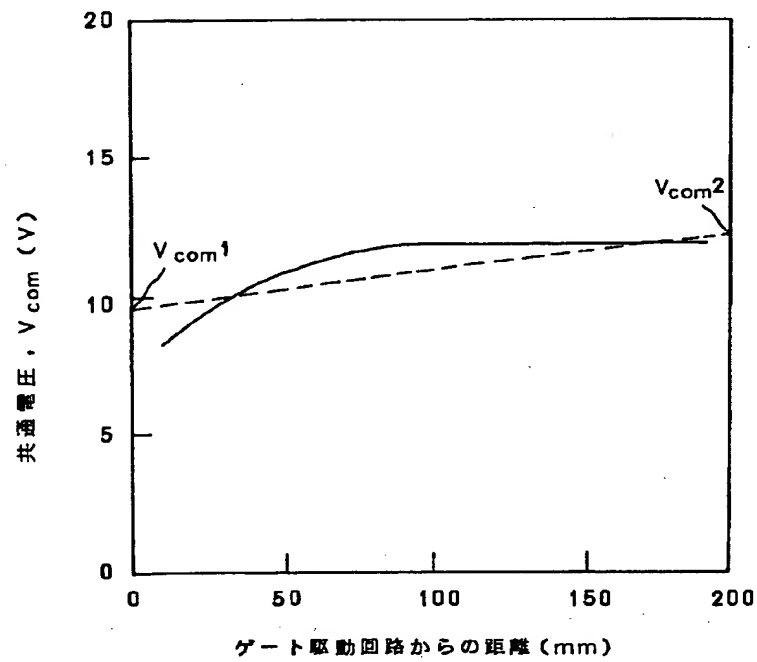
Vcom…共通電圧、1…ゲート駆動回路、2…データ駆動回路、3…データ駆動回路、4…液晶層、5…TFTガラス基板、6…共通電極、7…電源、8…液晶表示部、9…液晶セル、10…接続端子。

【図3】



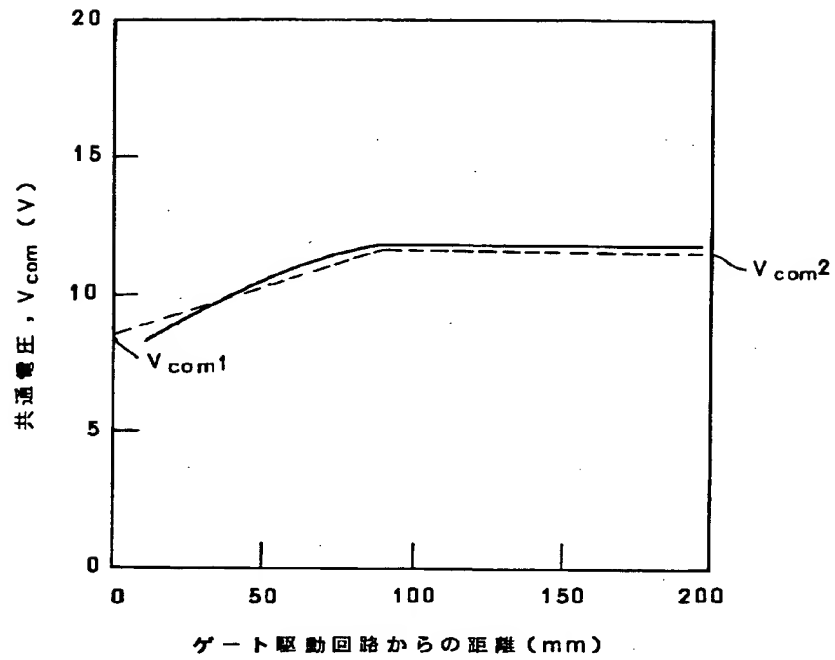
【図2】

図 2

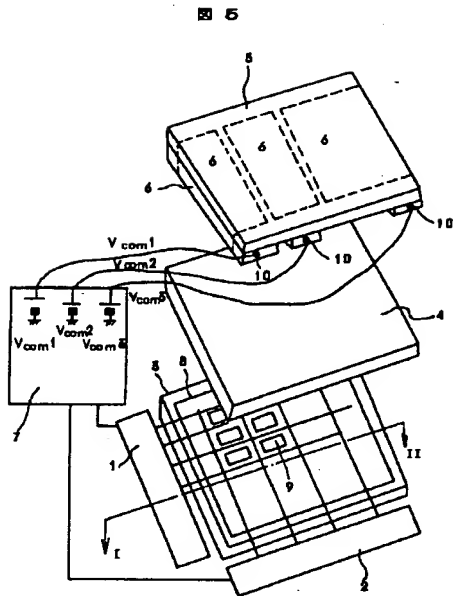


【図4】

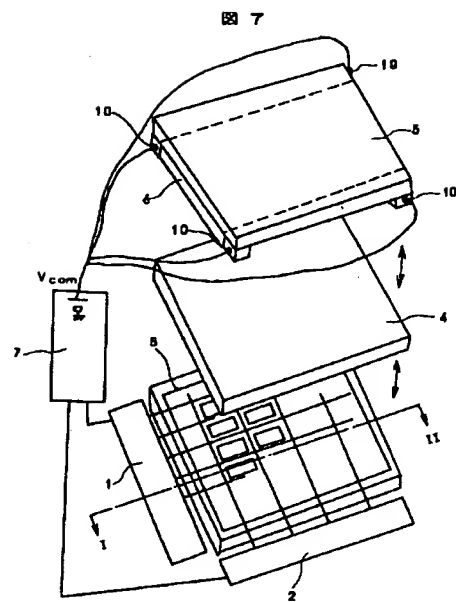
図 4



【図5】



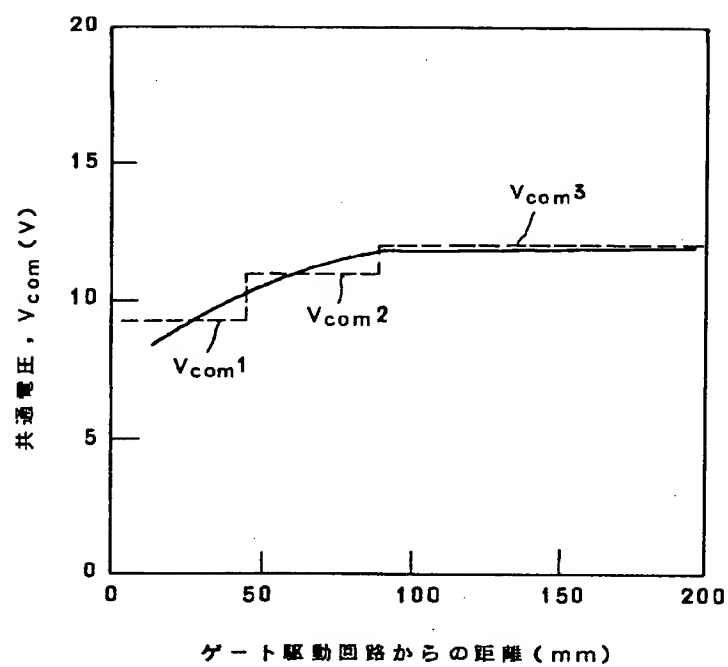
【図7】





【図6】

図 6



【図8】

図 8

